

# PATENT ABSTRACTS OF JAPAN

(11) Publication number : 06-334506  
 (43) Date of publication of application : 02.12.1994

---

(51) Int.Cl. H03K 17/693

---

(21) Application number : 05-142721 (71) Applicant : SONY CORP

(22) Date of filing : 21.05.1993 (72) Inventor : KOHAMA KAZUMASA

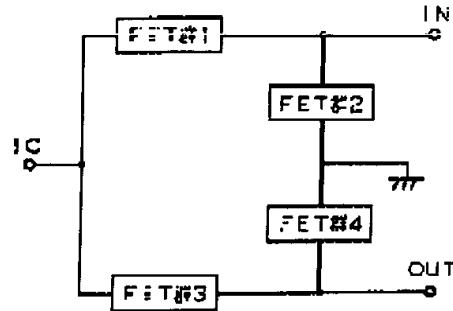
---

## (54) SWITCH FOR SIGNAL SWITCHING

### (57) Abstract:

PURPOSE: To provide the switch for signal switching which is applicable to a high-electric-power high frequency signal and has desired insertion loss and isolation characteristics.

CONSTITUTION: The switch for signal switching has a signal input part IN, a signal output part OUT, and a signal input/output part IO and consists of an FET group 1 connected to the signal input part IN and signal output part IO, an FET group 2 which is connected to the signal input part IN and grounded, an FET group 3 which is connected to the signal output part OUT and signal input/output part IO, and an FET group 4 which is connected to the signal output part OUT and grounded; and the FETs in the FET group 1 have such gate width that the values of the source-drain saturation currents are larger than the maximum current amplitude value of an input signal from the signal input part IN and the FET group 2 and FET group 3 consist of stages as many as the value obtained by dividing the maximum voltage amplitude value of the input signal from the signal input part IN by the dielectric strength of the FETs constituting the FET group 2 and FET group 3 and rounding the result.




---

## LEGAL STATUS

[Date of request for examination] 15.12.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-334506

(43)公開日 平成6年(1994)12月2日

(51)Int.Cl.<sup>5</sup>

H 03 K 17/693

識別記号

序内整理番号

F I

技術表示箇所

A 7436-5J

Shunt 88/34  
88/34  
2000年2月21日  
IPマークの見方

審査請求 未請求 請求項の数3 FD (全8頁)

(21)出願番号

特願平5-142721

(22)出願日

平成5年(1993)5月21日

PL7  
5477124  
平成5年5月21日  
Dec 19 '93  
特願平5-57457  
7月24-8月8  
2000

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 小浜 一正

東京都品川区北品川6丁目7番35号 ソニ  
ー株式会社内

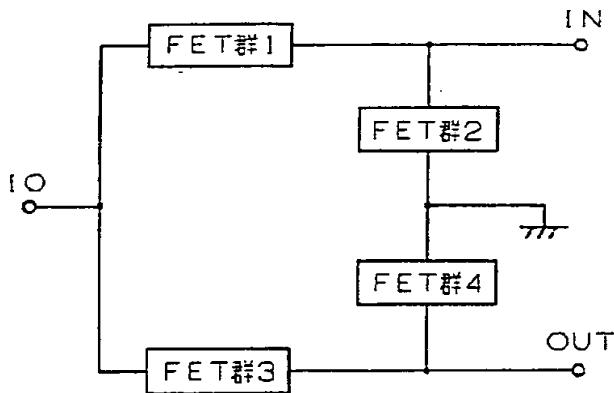
(74)代理人 弁理士 山本 孝久

(54)【発明の名称】 信号切り替え用スイッチ

(57)【要約】

【目的】高電力の高周波信号に対応でき、また、所望の挿入損やアイソレーション特性を有する信号切り替え用スイッチを提供する。

【構成】信号切り替え用スイッチは、信号入力部IN、信号出力部OUT及び信号入出力部10を有し、信号入力部IN及び信号入出力部10に接続されたFET群1、信号入力部INに接続され且つ接地されたFET群2、信号出力部OUT及び信号入出力部10に接続されたFET群3、信号出力部OUTに接続され且つ接地されたFET群4から成り、FET群1のFETは、信号入力部INからの入力信号の最大電流振幅値よりもソース・ドレイン飽和電流の値が大きくなるようなゲート幅を有し、FET群2及びFET群3を構成するFETの耐電圧で信号入力部INからの入力信号の最大電圧振幅値を除した値を切り上げた数の段数で、FET群2及びFET群3は構成されている。



## 【特許請求の範囲】

【請求項1】信号入力部、信号出力部及び信号入出力部を有し、4つの電界効果トランジスタ群から成る信号切り替え用スイッチであって、  
 第1の電界効果トランジスタ群の一端は信号入力部に接続され、他端は信号入出力部に接続され、  
 第2の電界効果トランジスタ群の一端は信号入力部に接続され、他端は接地され、  
 第3の電界効果トランジスタ群の一端は信号出力部に接続され、他端は信号入出力部に接続され、  
 第4の電界効果トランジスタ群の一端は信号出力部に接続され、他端は接地されており、  
 第1の電界効果トランジスタ群を構成する電界効果トランジスタは、信号入力部から入力される信号の最大電流振幅値よりもソース・ドレイン飽和電流の値が大きくなるようなゲート幅を有し、  
 第2の電界効果トランジスタ群を構成する電界効果トランジスタの耐電圧で信号入力部から入力される入力信号の最大電圧振幅値を除した値を切り上げた数の段数で、  
 第2の電界効果トランジスタ群は構成され、  
 第3の電界効果トランジスタ群を構成する電界効果トランジスタの耐電圧で信号入力部から入力される入力信号の最大電圧振幅値を除した値を切り上げた数の段数で、  
 第3の電界効果トランジスタ群は構成されていることを特徴とする信号切り替え用スイッチ。

【請求項2】第1の電界効果トランジスタ群の段数は、第1の電界効果トランジスタ群における挿入損及びアイソレーションの値が出来る限り小さくなるように決定され、

第2及び第3の電界効果トランジスタ群における挿入損及びアイソレーションの値が出来る限り小さくなるように、第2及び第3の電界効果トランジスタ群を構成する電界効果トランジスタのゲート幅を決定することを特徴とする請求項1に記載の信号切り替え用スイッチ。

【請求項3】第4の電界効果トランジスタ群の段数は受信信号の電力に依存して決定され、第4の電界効果トランジスタ群を構成する電界効果トランジスタのゲート幅は、第4の電界効果トランジスタ群における挿入損及びアイソレーションの値が出来る限り小さくなるように決定されることを特徴とする請求項1又は請求項2に記載の信号切り替え用スイッチ。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、信号切り替え用スイッチ、更に詳しくは、TDMA (Time Division Multiple Access: 時分割多重接続) 通信方式の通信装置とアンテナとの間の入出力信号の切り替えに適した入出力信号切り替え用スイッチ (例えば、SPDTスイッチ: Single-Pole-Dual-Throughスイッチ) に関する。

## 【0002】

【従来の技術】TDMA通信方式の通信装置では、高周波信号のアンテナへの出力及びアンテナからの入力の切り替えのためにSPDTスイッチが使用されている。このSPDTスイッチ回路の概念図を図1に示す。SPDTスイッチは、信号入力部IN、信号出力部OUT及び信号入出力部10を有し、4つの電界効果トランジスタ群から成る。

【0003】そして、第1の電界効果トランジスタ群 (以下、FET群1という) の一端は信号入力部INに接続され、他端は信号入出力部10に接続されている。第2

の電界効果トランジスタ群 (以下、FET群2という) の一端は信号入力部INに接続され、他端は接地されている。第3の電界効果トランジスタ群 (以下、FET群3という) の一端は信号出力部OUTに接続され、他端は信号入出力部10に接続されている。第4の電界効果トランジスタ群 (以下、FET群4という) の一端は信号出力部OUTに接続され、他端は接地されている。通常、これらの電界効果トランジスタ群は同一の電界効果トランジスタから構成される。尚、ここで電界効果トランジスタ群とは、1段あるいは多段の電界効果トランジスタで構成されていることを意味する。尚、信号入力部INは通信装置の送信部に接続され、信号出力部OUTは通信装置の受信部に接続され、信号入出力部10はアンテナに接続される。

【0004】SPDTスイッチが送信状態の場合、即ち、通信装置の送信部から高周波信号をアンテナへと出力する場合、SPDTスイッチにおいては、FET群1及びFET群4が導通状態となり、FET群2及びFET群3は非導通状態となる。つまり、高周波信号が、信号入力部INから入力しFET群1を経由して信号入出力部10へと出力される。また、SPDTスイッチが受信状態の場合、即ち、アンテナからの高周波信号を通信装置の受信部へ入力させる場合、SPDTスイッチにおいては、FET群3及びFET群2が導通状態となり、FET群4及びFET群1は非導通状態となる。即ち、高周波信号が、信号入出力部10から入力しFET群3を経由して信号出力部OUTへと出力される。

【0005】直流信号の場合には、FET群1及びFET群3のみでSPDTスイッチを構成することによっても、十分なアイソレーションが得られる。即ち、SPDTスイッチが送信状態の場合、非導通状態にあるFET群3に漏れ電流が生じることがなく、また、SPDTスイッチが受信状態の場合、非導通状態にあるFET群1に漏れ電流が生じることもない。ところが、電界効果トランジスタは容量成分を有している。そのため、交流信号の送受信のためにこのようにSPDTスイッチを構成したとき、FET群1又はFET群3が非導通状態にあってもFET群1又はFET群3から交流信号が漏れ、完全なるアイソレーションが得られない。従って、交流信号の送受信の場合には、上述のようにFET群2及び

FET群4を組み合わせてSPDTスイッチを構成し、交流信号の漏れを接地する必要がある。

【0006】

【発明が解決しようとする課題】一般に、入力された交流信号の電圧振幅値に依存して、電界効果トランジスタのゲートバイアスが変動する。即ち、電界効果トランジスタのゲート部に直流ゲート電圧 $V_{gdc}$ が印加された状態で交流信号（最大電圧振幅値を $V_{RF}$ とする）が電界効果トランジスタのソース・ドレイン領域間のチャネル部を流れる場合、電界効果トランジスタのゲート部とチャネル部との間には、直流ゲート電圧 $V_{gdc}$ に最大 $V_{RF}$ が重畠されたゲートバイアス $V_g$ が印加される。従って、ゲート部に印加されるゲートバイアス $V_g$ は、 $V_{gdc}$ に対して最大± $\Delta V_g$ だけ、交流信号と同じ周波数にて変動する。ここで、 $\Delta V_g$ は、交流信号の最大電圧振幅値 $V_{RF}$ によって規定されるゲート電圧変動値であり、 $k \times V_{RF}$ （但し $k$ は1未満の定数である）に概ね等しい。この定数 $k$ は、ゲートバイアス抵抗と、電界効果トランジスタのゲート部とチャネル部との間の容量によって決まる時定数、及び交流信号の周波数から一意的に求まる。

【0007】FET群1及びFET群4が導通状態にあり且つFET群2及びFET群3が非導通状態にある信号送信時には、通常、大電力の高周波信号がSPDTスイッチを流れる。このとき、FET群1を流れる高周波信号の影響によってFET群1を構成する電界効果トランジスタのゲートバイアスが $V_g$ （= $V_{ON} - \Delta V_g$ ）となる。尚、 $V_{ON}$ は、導通状態にある電界効果トランジスタのゲート部に印加される直流ゲート電圧である。その結果、かかる電界効果トランジスタのソース・ドレイン飽和電流 $I_{dss}$ の値が減少する。FET群1を流れる高周波信号の電流値がソース・ドレイン飽和電流 $I_{dss}$ を越えると、FET群1は信号を完全には流すことができなくなり、SPDTスイッチからアンテナへと出力される高周波信号に歪みが発生し、あるいはSPDTスイッチに挿入損が生じる。この状態を図6に示す。尚、図6中、 $V_{BI}$ はビルトイン電圧を意味し、 $V_{BR}$ はブレークダウン電圧を意味する。

【0008】また、信号送信時、非導通状態にあるFET群2及びFET群3のソース・ドレイン領域に最大電圧振幅値が $V_{RF}$ の高電圧が印加されると、FET群2あるいはFET群3を構成する電界効果トランジスタのゲートバイアス $V_g$ （= $V_{OFF} + \Delta V_g$ ）がピンチオフ電圧 $V_{PS}$ を越え、FET群2あるいはFET群3が導通状態となり、SPDTスイッチからアンテナへと出力される高周波信号に歪みが発生し、あるいはSPDTスイッチのアイソレーション特性に劣化が生じる。この状態を図6に示す。尚、 $V_{OFF}$ は、非導通状態にある電界効果トランジスタのゲート部に印加される直流ゲート電圧である。

【0009】FET群3及びFET群2が導通状態にあ

り且つFET群4及びFET群1が非導通状態にある信号受信時に大電力の高周波信号がSPDTスイッチを流れる場合にも、FET群3を構成する電界効果トランジスタに関して、送信状態におけるFET群1と同様の現象が生じる。その結果、FET群3は信号を完全には流すことができなくなり、SPDTスイッチから通信装置へと出力される高周波信号に歪みが発生し、あるいはSPDTスイッチに挿入損が生じる。

【0010】また、信号受信時、非導通状態にあるFET群4及びFET群1のソース・ドレイン領域に最大電圧振幅値が $V_{RF}$ の高電圧が印加されると、送信状態におけるFET群2あるいはFET群3と同様の現象が生じる。その結果、SPDTスイッチから通信装置へと出力される高周波信号に歪みが発生し、あるいはSPDTスイッチのアイソレーション特性に劣化が生じる。

【0011】従来のSPDTスイッチにおいては、第1、第2、第3及び第4の電界効果トランジスタ群は同一の電界効果トランジスタから構成されており、SPDTスイッチの送信側（FET群1及びFET群2）と受信側（FET群3及びFET群4）とは同一構成である。そして、大電力の高周波信号を送信するときの対処が施されておらず、SPDTスイッチには、高周波信号の歪み、挿入損（電力損）の発生、アイソレーションの劣化が生じ易い。

【0012】例えば、文献“*A High Power 2-18 GHz T/R Switch*”, M. J. Schindler, et al., IEEE MTT-S Digest, 1990, pp. 453-456 にはSPDTスイッチの改良が述べられている。この文献には、送信電力と受信電力の大きさの相違を考慮して、各電界効果トランジスタのゲート幅を最適化すること（即ち、高周波信号の歪みや挿入損が生じないように、大電力の高周波信号が通過する電界効果トランジスタのゲート幅を広げる）、及び、耐電圧特性や非導通状態におけるアイソレーション特性の向上のためにデュアルゲート電界効果トランジスタを用いることが記載されている。

【0013】しかしながら、この文献には、送信時に大電力がSPDTスイッチに入力された場合の配慮がなされていない。即ち、FET群2にアイソレーションの劣化が生じ易いという問題がある。また、デュアルゲート電界効果トランジスタの耐電圧はシングルゲート電界効果トランジスタの2倍止まりであり、更に大きな電力の高周波信号には対処することができない。また、アイソレーション特性も2倍程度しか改善されない。しかも、種々のゲート幅を有する電界効果トランジスタを用意しなければならない。

【0014】以上のように、従来のSPDTスイッチあるいは文献1に記載されたSPDTスイッチは、高電力の高周波信号に対応できず、また、所望の挿入損やアイソレーション特性を実現することができない。更に、電界効果トランジスタの種類の増加による設計、生産の煩

雜化等の問題を有する。

【0015】従って、本発明の目的は、高電力の高周波信号に対応でき、また、所望の挿入損（電力損）やアイソレーション特性を実現することができ、しかも、電界効果トランジスタの種類の増加等を招くことのない信号切り替え用スイッチを提供することにある。

【0016】

【課題を解決するための手段】上記の目的を達成するための信号切り替え用スイッチは、信号入力部、信号出力部及び信号出入力部を有し、4つの電界効果トランジスタ群から成る。第1の電界効果トランジスタ群の一端は信号入力部に接続され、他端は信号入出力部に接続され、第2の電界効果トランジスタ群の一端は信号入力部に接続され、他端は接地され、第3の電界効果トランジスタ群の一端は信号出力部に接続され、他端は信号入出力部に接続され、第4の電界効果トランジスタ群の一端は信号出力部に接続され、他端は接地されている。そして、第1の電界効果トランジスタ群を構成する電界効果トランジスタは、信号入力部から入力される信号の最大電流振幅値よりもソース・ドレイン飽和電流の値が大きくなるようなゲート幅を有し、第2の電界効果トランジスタ群を構成する電界効果トランジスタの耐電圧で信号入力部から入力される入力信号の最大電圧振幅値を除した値を切り上げた数の段数で、第2の電界効果トランジスタ群は構成されており、第3の電界効果トランジスタ群を構成する電界効果トランジスタの耐電圧で信号入力部から入力される入力信号の最大電圧振幅値を除した値を切り上げた数の段数で、第3の電界効果トランジスタ群は構成されていることを特徴とする。

【0017】本発明の信号切り替え用スイッチにおいては、第1の電界効果トランジスタ群の段数は、第1の電界効果トランジスタ群における挿入損及びアイソレーションの値が出来る限り小さくなるように決定され、第2及び第3の電界効果トランジスタ群における挿入損及びアイソレーションの値が出来る限り小さくなるように、第2及び第3の電界効果トランジスタ群を構成する電界効果トランジスタのゲート幅を決定することが好ましい。

【0018】また、第4の電界効果トランジスタ群の段数は受信信号の電力に依存して決定され、第4の電界効果トランジスタ群を構成する電界効果トランジスタのゲート幅は、第4の電界効果トランジスタ群における挿入損及びアイソレーションの値が出来る限り小さくなるように決定されることが望ましい。

【0019】

【作用】本発明の信号切り替え用スイッチにおいては、第1の電界効果トランジスタ群（FET群1）を構成する電界効果トランジスタは、信号入力部から入力される信号の最大電流振幅値よりもソース・ドレイン飽和電流の値が大きくなるようなゲート幅を有する。これによつ

て、高周波信号の送信時、FET群1に大電力の高周波信号が入力された場合でも、出力される信号に歪みが生じたり、挿入損が生じることを防止できる。

【0020】FET群1を構成する電界効果トランジスタのゲート幅を広げた場合、電界効果トランジスタのアイソレーション特性が劣化し、所望のアイソレーション特性を達成できない場合がある。この場合には、FET群1を多段の電界効果トランジスタで構成する。FET群1の段数は、第1の電界効果トランジスタ群における

10挿入損及びアイソレーションの値が出来る限り小さくなるように決定する。これによって、各電界効果トランジスタの容量成分は段数分の一となり、アイソレーション特性の劣化を防止することができる。

【0021】一方、信号入力部から入力される入力信号の最大電圧振幅値を、第2の電界効果トランジスタ群

（FET群2）を構成する電界効果トランジスタの耐電圧で除した値を切り上げた数の段数で、FET群2は構成されている。しかも、信号入力部から入力される入力信号の最大電圧振幅値を、第3の電界効果トランジスタ群（FET群3）を構成する電界効果トランジスタの耐電圧で除した値を切り上げた数の段数で、FET群3は構成されている。これによって、FET群2及びFET群3を構成する各電界効果トランジスタの容量成分は段数分の一となり、かかる各電界効果トランジスタが非導通状態にあるときのゲートバイアス $V_g$ の変動幅が減少し、大電力の高周波信号に対しても、アイソレーション特性が劣化することを防止できる。

【0022】FET群2及びFET群3の段数を増やした場合、所望の挿入損以上の挿入損となる場合がある。

30この場合には、FET群2及びFET群3における挿入損及びアイソレーションの値が出来る限り小さくなるように、FET群2及びFET群3を構成する電界効果トランジスタのゲート幅を決定すればよい。

【0023】

【実施例】以下、図面を参照して、実施例に基づき本発明を説明する。

【0024】通常のTDMA通信方式に用いられる通信装置システムの場合、送信電力が受信電力と比較してかなり大きい。従って、送信状態における信号切り替え用スイッチの電力的な配慮を行えばよく、受信状態における信号切り替え用スイッチの電力的な配慮は行う必要がない。また、受信状態では、信号切り替え用スイッチの信号入力部から信号が入力されることはない。本発明の信号切り替え用スイッチは、このようなシステムへの適用に適している。

【0025】図1に本発明の信号切り替え用スイッチ、具体的にはSPDTスイッチの概念図を示す。このスイッチは、従来のSPDTスイッチと同様に、信号入力部IN、信号出力部OUT及び信号入出力部IOを有し、4つの電界効果トランジスタ群から成る。

【0026】そして、第1の電界効果トランジスタ群(FET群1)の一端は信号入力部INに接続され、他端は信号入出力部10に接続されている。第2の電界効果トランジスタ群(FET群2)の一端は信号入力部INに接続され、他端は接地されている。第3の電界効果トランジスタ群(FET群3)の一端は信号出力部OUTに接続され、他端は信号入出力部10に接続されている。第4の電界効果トランジスタ群(FET群4)の一端は信号出力部OUTに接続され、他端は接地されている。尚、ここで電界効果トランジスタ群とは、1段あるいは多段の電界効果トランジスタで構成されていることを意味する。尚、信号入力部INは通信装置の送信部に接続され、信号出力部OUTは通信装置の受信部に接続され、信号入出力部10はアンテナに接続される。

【0027】信号切り替え用スイッチが送信状態の場合、即ち、例えば通信装置の送信部から高周波信号をアンテナへと高周波信号を出力する場合、信号切り替え用スイッチにおいては、FET群1及びFET群4が導通状態となり、FET群2及びFET群3は非導通状態となる。つまり、高周波信号が、信号入力部INから入力しFET群1を経由して信号入出力部10へと出力される。

【0028】また、信号切り替え用スイッチが受信状態の場合、即ち、例えばアンテナからの高周波信号を通信装置の受信部へ高周波信号を入力させる場合、信号切り替え用スイッチにおいては、FET群3及びFET群2が導通状態となり、FET群4及びFET群1は非導通状態となる。つまり、高周波信号が、信号入出力部10から入力しFET群3を経由して信号出力部OUTへと出力される。

【0029】信号切り替え用スイッチにおいて電力的配慮が必要とされるのは送信状態の場合である。送信状態における信号切り替え用スイッチの等価回路を図2に示す。この送信状態においては、FET群1及びFET群4は低インピーダンス状態にあり、FET群2及びFET群3は高インピーダンス状態にある。尚、FET群4には殆ど電力がかからないので、図2におけるFET群4の図示は省略した。図2から明らかのように、FET群1には電力的配慮が必要とされ、FET群2及びFET群3には電圧的配慮が必要とされる。

【0030】FET群1、FET群2及びFET群3の構成を以下のように決定する。

【0031】先ず、送信状態において信号切り替え用スイッチの信号入力部INに入力される高周波信号の最大電流振幅値から、FET群1を構成する電界効果トランジスタのゲート幅を決定する。即ち、送信状態において信号入力部INから入力される信号の最大電流振幅値よりも電界効果トランジスタのソース・ドレイン飽和電流  $I_{ds}$  の値が大きくなるようにゲート幅を決定する。

【0032】次に、送信状態において信号入力部INから入力される入力信号の最大電圧振幅値を、FET群2を

構成する電界効果トランジスタの耐電圧で除した値を切り上げた数の段数で、FET群2を構成する。また、送信状態において信号入力部INから入力される入力信号の最大電圧振幅値を、FET群3を構成する電界効果トランジスタの耐電圧で除した値を切り上げた数の段数で、FET群3を構成する。

【0033】こうして、信号切り替え用スイッチに電力的及び電圧的な適性化を施すことができ、高周波信号の送信時、即ち信号切り替え用スイッチが送信状態にあるとき、FET群1に大電力の信号が入力された場合でも、信号切り替え用スイッチから出力される信号に歪みが生じたり、信号切り替え用スイッチに挿入損が生じることを防止できる。また、FET群2及びFET群3を構成する各電界効果トランジスタが非導通状態にあるときのゲートバイアス  $V_g$  の変動幅が減少し、大電力の高周波信号に対しても、信号切り替え用スイッチのアイソレーション特性が劣化することを防止できる。

【0034】FET群1を構成する電界効果トランジスタのゲート幅を広げた場合非導通時の漏れ電流が大きくなり、電界効果トランジスタのアイソレーション特性が劣化し、信号受信時、即ち信号切り替え用スイッチの受信状態において、所望のアイソレーション特性を達成できない場合がある。この場合には、FET群1を多段の電界効果トランジスタで構成する。FET群1の段数は、第1の電界効果トランジスタ群における挿入損及びアイソレーションの値が出来る限り小さくなるように決定すればよい。これによって、各電界効果トランジスタの容量成分は段数分の一となり、アイソレーション特性の劣化を防止することができる。

【0035】一方、FET群2及びFET群3の段数を増やした場合、所望の挿入損以上の挿入損となる場合がある。一般に挿入損を少なくすると、アイソレーション特性が劣化するという関係がある。それ故、FET群2及びFET群3における挿入損及びアイソレーションの値が出来る限り小さくなるように、FET群2及びFET群3を構成する電界効果トランジスタのゲート幅を最適化すればよい。

【0036】更には、第4の電界効果トランジスタ群(FET群4)の段数を、受信信号の電力に依存して決定する。これによって、受信状態におけるFET群4のアイソレーション特性の劣化を防止することができる。また、FET群4を構成する電界効果トランジスタのゲート幅を、FET群4における挿入損及びアイソレーションの値が出来る限り小さくなるように決定する。これによって、FET群4の挿入損を最小化することができる。

【0037】1W程度の高電力の高周波入力信号に適切に対応し得る信号切り替え用スイッチの具体例を図3に示す。送信状態における信号入力部からの入力信号、及び各FET群を構成する電界効果トランジスタの諸元を

以下のとおりとした。尚、入力信号の最大電圧振幅値及び最大電流振幅値は、通信装置の設計において予め設定される値である。尚、入力信号の伝送路は  $50\Omega$  整合系である。

入力信号の最大電圧振幅値: 10V

入力信号の最大電流振幅値: 0.2A

第1の電界効果トランジスタ群 (FET群1)

ゲート幅: 2mm

段数: 2段

第2の電界効果トランジスタ群 (FET群2)

ゲート幅: 0.5mm

耐電圧: 7V

段数: 2段

第3の電界効果トランジスタ群 (FET群3)

ゲート幅: 0.5mm

耐電圧: 7V

段数: 2段

第4の電界効果トランジスタ群 (FET群4)

ゲート幅: 0.5mm

耐電圧: 7V

段数: 1段

【0038】FET群1を構成する電界効果トランジスタのゲート幅を2mmとすることによって導通時のソース・ドレイン飽和電流  $I_{dss}$  は0.3A程度となり、送信状態における入力信号の最大電流振幅値よりも十分大きな値となる。また、FET群1を構成する電界効果トランジスタの段数を、アイソレーション特性を考慮して、2段とした。尚、FET群1を構成する電界効果トランジスタの段数を1段としたときには十分なるアイソレーション特性を得ることができなかった。

【0039】FET群2及びFET群3を構成する電界効果トランジスタの耐電圧は7Vである。(入力信号の最大電圧振幅値) / (電界効果トランジスタの耐電圧) = 10 / 7である。それ故、電界効果トランジスタの段数を2段とした。また、FET群3を構成する電界効果トランジスタのゲート幅を0.5mmとすることによって導通時のソース・ドレイン飽和電流  $I_{dss}$  は0.1A程度となり、受信状態における信号入出力部I0からの入力信号の最大電流振幅値よりも十分大きな値となる。FET群2に関しては電力的な配慮は不要であり、専ら挿入損を配慮すればよいため、FET群2を構成する電界効果トランジスタのゲート幅を0.5mmとした。

【0040】FET群4を構成する電界効果トランジスタの耐電圧は7Vである。この値は、受信状態における信号入出力部I0からの入力信号の最大電圧振幅値(設計値は0.1V)よりも十分大きな値である。従って、FET群4を構成する電界効果トランジスタの段数を1段とした。また、挿入損及びアイソレーションの値が出来る限り小さくなるように、FET群4を構成する電界効果トランジスタのゲート幅を0.5mmとした。

【0041】図4に従来のSPDTスイッチの具体的な構成を示す。各FET群は全て1段の電界効果トランジスタから構成されており、全ての電界効果トランジスタのゲート幅は1mmである。図4に示す従来のSPDTスイッチにおいては、送信状態における電力的及び電圧的な配慮はなされていない。

【0042】図3に示した本発明の信号切り替え用スイッチと、図4に示した従来のSPDTスイッチとを比較すると、本発明の信号切り替え用スイッチはFET群1を構成する電界効果トランジスタのゲート幅が2倍あり、従って、2倍の電流を流し得る。また、FET群1、FET群2及びFET群3は2段の電界効果トランジスタから構成されているので、2倍の耐電圧を有し、アイソレーション特性に優れる。

【0043】図3に示した本発明の信号切り替え用スイッチ及び図4に示した従来のSPDTスイッチの挿入損及びアイソレーション特性のシミュレーション結果を、図5に示す。図5における各線は、以下の特性を示す。尚、挿入損は、高周波電力が通過する度合であるSパラメータ(S21)で示した。

実線(A): 送信状態における本発明の信号切り替え用スイッチの信号入出力部I0と信号入力部INとの間の挿入損。

実線(B): 送信状態における本発明の信号切り替え用スイッチの信号入出力部I0と信号出力部OUTとの間のアイソレーション特性。

点線(C): 受信状態における本発明の信号切り替え用スイッチの信号入出力部I0と信号出力部OUTとの間の挿入損。

点線(D): 受信状態における本発明の信号切り替え用スイッチの信号入出力部I0と信号入力部INとの間のアイソレーション特性。

一点鎖線(E): 従来のSPDTスイッチの送信状態(又は受信状態)の信号入出力部I0と信号入力部IN(又は信号出力部OUT)との間の挿入損。

一点鎖線(F): 従来のSPDTスイッチの送信状態(又は受信状態)の信号入出力部I0と信号出力部OUT(又は信号入力部IN)との間のアイソレーション特性。

【0044】従来のSPDTスイッチは、FET群1、FET群2と、FET群3、FET群4が同じ構成であるが故に、送信状態と受信状態とでは同じ特性を有する。図5から明らかのように、受信状態における挿入損及びアイソレーション特性は、本発明の信号切り替え用スイッチの方が若干悪いものの、送信状態における挿入損及びアイソレーション特性は、本発明の信号切り替え用スイッチの方が格段に優れている。

【0045】以上、本発明の信号切り替え用スイッチを、通信装置とアンテナの間に配置して通信装置の送受信状態を切り替える例に基づき専ら説明したが、本発明はこの実施例に限定されるものではない。本発明の信号

切り替え用スイッチを用いて任意の3つの装置（例えば装置1、装置2、装置3）を接続し、かかる装置間（例えば装置1と装置2、並びに装置1と装置3）における信号の切り替えに本発明の信号切り替え用スイッチを用いることができる。この場合、今まで述べてきた信号の送信状態、受信状態という概念は、かかる装置間における信号の伝達状態という概念に置き換えればよい。また、信号入力部及び信号出力部は、第1の信号入出力部及び第2の信号入出力部と置き換えればよい。更に、信号入力部から入力される信号の最大電流振幅値及び最大電圧振幅値とは、電界効果トランジスタ群を構成する電界効果トランジスタを流れる信号の最大電流振幅値及び最大電圧振幅値とすればよい。

【0046】実施例にて説明した各種数値や電界効果トランジスタの段数は例示であり、信号切り替え用スイッチに要求される特性に応じて、適宜最適な数値や段数に変更することができる。電界効果トランジスタとしては、MESFETやJFET等如何なる電界効果トランジスタを用いることもできるが、JFETのビルトイン電圧VBIは約1.2Vであり、MESFETのビルトイン電圧VBI（約0.4V）よりも高く、大きなソース・ドレイン飽和電流 $I_{dss}$ を得ることができるという観点から、JFETを用いることが好ましい。

【0047】

【発明の効果】本発明によれば、送信状態における高周

波信号の電力を考慮して、信号切り替え用スイッチを構成する電界効果トランジスタのゲート幅や段数を決定することによって、合理的に電力的並びに電圧的な配慮のなされた信号切り替え用スイッチを設計することができる。本発明の信号切り替え用スイッチは、大電力の高周波信号用スイッチとして適しており、挿入損が少なく、アイソレーション特性に優れる。また、種々の電界効果トランジスタを用意する必要がなく、信号切り替え用スイッチの設計効率や生産性に優れている。

10 【図面の簡単な説明】

【図1】本発明の信号切り替え用スイッチの概念図である。

【図2】本発明の信号切り替え用スイッチが送信状態の場合の、信号切り替え用スイッチの等価回路である。

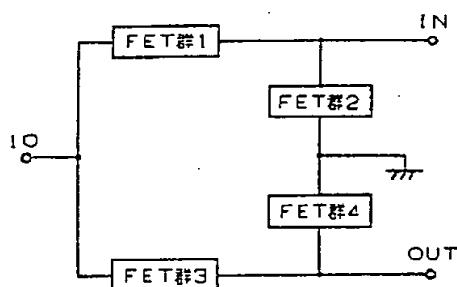
【図3】本発明の信号切り替え用スイッチの具体例を示す図である。

【図4】従来のSPDTスイッチの具体的な構成を示す図である。

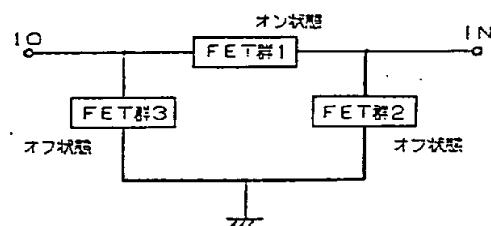
【図5】本発明の信号切り替え用スイッチ及び従来のSPDTスイッチの挿入損及びアイソレーション特性のミニレーション結果を示す図である。

【図6】信号切り替え用スイッチにおいて用いられる電界効果トランジスタのゲートバイアス $V_g$ とソース・ドレイン飽和電流 $I_{dss}$ の関係を示す図である。

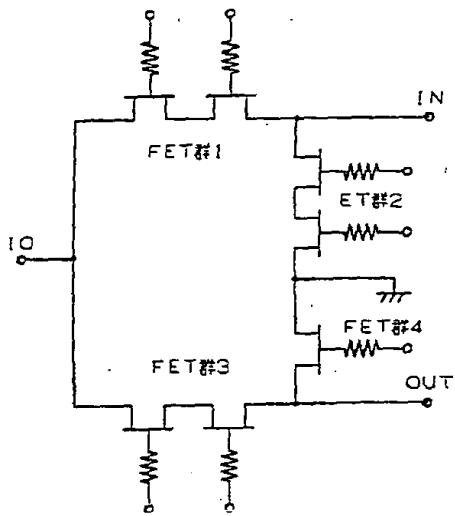
【図1】



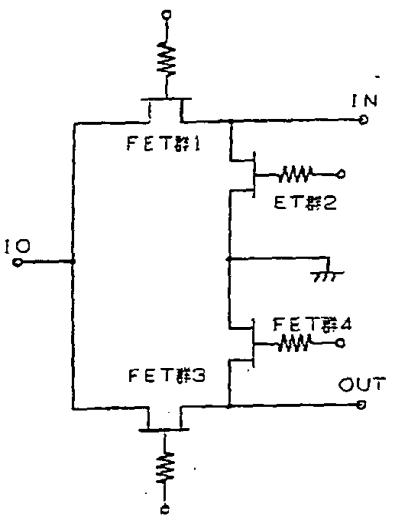
【図2】



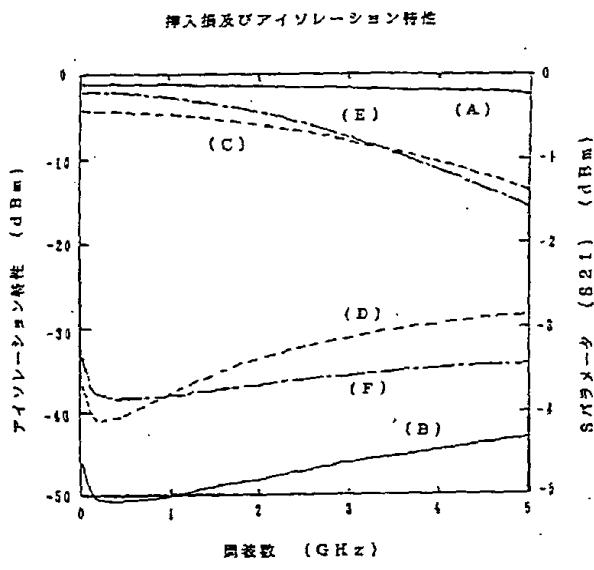
【図3】



【図4】



【図5】



【図6】

